

10/538779
PCT/KR 03/02708
RO/KR 11.12.2003

대한민국 특허청

KOREAN INTELLECTUAL
PROPERTY OFFICE

REC'D 29 DEC 2003

WIPO

PCT

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0078745
Application Number

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

출원년월일 : 2002년 12월 11일
Date of Application DEC 11, 2002

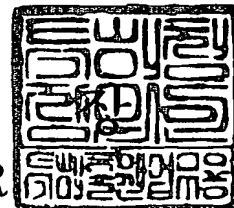
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 12 월 11 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002.12.11
【발명의 명칭】	X - r a y 검출기용 박막 트랜지스터 어레이 기판
【발명의 영문명칭】	a thin film transistor array panel for X-ray detector and a method for manufacturing the same
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	김원근 , 박종하
【포괄위임등록번호】	2002-036528-9
【발명자】	
【성명의 국문표기】	주인수
【성명의 영문표기】	JOO, IN SU
【주민등록번호】	680917-1036110
【우편번호】	463-781
【주소】	경기도 성남시 분당구 수내동(푸른마을) 쌍용아파트 507동 802호
【국적】	KR
【발명자】	
【성명의 국문표기】	최준후
【성명의 영문표기】	CHOI, JOON HOO
【주민등록번호】	640818-1796612
【우편번호】	120-768
【주소】	서울특별시 서대문구 영천동 삼호아파트 108동 303호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 유미특허법인 (인)

【수수료】

【기본출원료】 18 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 29,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

절연 기판 위에 게이트 배선이 형성되어 있고, 게이트 절연막이 게이트 배선을 덮고 있다. 게이트 전극의 게이트 절연막 상부에는 반도체층이 형성되어 있으며, 반도체층의 상부에는 저항 접촉층이 형성되어 있다. 저항 접촉층 및 게이트 절연막 위에는 데이터 배선이 형성되어 있으며, 화소의 게이트 절연막 상부에는 데이터 배선의 드레인 전극과 연결되어 있는 하부 전극, N형의 불순물을 포함하는 비정질 규소층과 불순물을 포함하지 않은 비정질 규소층과 P형의 불순물을 포함하는 비정질 규소층으로 이루어진 광 도전체층 및 투명한 도전 물질로 이루어진 상부 전극을 포함하는 PIN 광 다이오드가 형성되어 있다. 데이터 배선, 이들이 가리지 않는 반도체층 보호막이 형성되어 있으며, 상부에는 접촉 구멍을 통하여 상부 전극과 연결되어 있는 바이어스 배선과 다른 접촉 구멍을 통하여 데이터선과 연결되어 있으며 데이터선과 중첩되어 있는 보조 데이터선이 형성되어 있다. 이때, 더미 화소에는 PIN 다이오드를 입사하는 X-ray를 차단하기 위한 광차단층이 형성되어 PIN 다이오드를 덮고 있다.

【대표도】

도 3

【색인어】

X-ray, 광도전체, PIN, 누설전류, 광차단막

【명세서】

【발명의 명칭】

X-ray 검출기용 박막 트랜지스터 어레이 기판{a thin film transistor array panel for X-ray detector and a method for manufacturing the same}

【도면의 간단한 설명】

도 1은 본 발명의 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 화소의 구조를 도시한 배치도이고,

도 2는 도 1에서 II-II' 선을 따라 절단한 단면도이고,

도 3은 본 발명의 제1 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 더미 화소의 구조를 도시한 배치도이고,

도 4는 도 3에서 IV-IV' 선을 따라 절단한 단면도이고,

도 5는 본 발명의 제2 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 더미 화소의 구조를 도시한 배치도이고,

도 6은 도 5에서 VI-VI' 선을 따라 절단한 단면도이고,

도 7은 본 발명의 제3 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 더미 화소 구조를 도시한 배치도이고,

도 8은 도 7에서 VIII-VIII' 선을 따라 절단한 단면도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<9> 본 발명은 박막 트랜지스터 어레이 기판에 관한 것으로, 더욱 상세하게는, 엑스레이(X-ray)를 검출하기 위해 사용되는 엑스레이 검출기의 한 기판인 박막 트랜지스터 어레이 기판에 관한 것이다.

<10> 엑스레이를 검출하기 위해 사용되는 엑스레이 검출기도 박막 트랜지스터 어레이 기판에는 박막 트랜지스터 어레이를 가지고 있으나, 액정 표시 장치와 달리 각각의 화소에는 P형의 불순물을 포함하는 P형의 광 도전체층과 불순물을 함유하지 않는 광 도전체층과 N형의 불순물을 포함하는 N형의 광 도전체층의 도전체층과 도전체층의 양단에 전압을 인가하기 위한 두 전극을 포함하는 PIN 광 다이오드(photo diode) 어레이가 형성되어 있다. 이러한 X-ray 검출기는 외부로부터 화소 전극으로 전달하는 화상 신호를 통하여 화상을 표시하는 액정 표시 장치와 다르게 외부로부터 조사되는 X-ray에 의해 PIN 광 다이오드에서 생성되는 전자를 바이어스 전압을 인가하여 외부로 전달함으로써 빛을 전기적인 신호로 변환하는 기능을 가진다.

<11> 그러나, 이러한 X-ray 검출기의 박막 트랜지스터 어레이 기판에서는 PIN 광 다이오드의 내부 또는 표면에서 흐르는 누설 전류도 포함되어 외부로 전기적인 신호가 전달되는데, 이렇게 누설 전류까지 포함하는 신호에 대한 기준 신호 값은 얼마인지 결정할 수 없다.

【발명이 이루고자 하는 기술적 과제】

<12> 본 발명에 과제는 이러한 문제점을 해결하기 위한 것으로서, 누설 전류를 포함하는 기준 신호를 측정할 수 있는 X-ray 검출기용 박막 트랜지스터 어레이 기판을 제공하는 것이다.

【발명의 구성 및 작용】

- <13> 이러한 과제를 해결하기 위한 본 발명에 따른 X-ray 검출기용 박막 트랜지스터 어레이 기판에는 PIN 광 다이오드에서 발생하는 누설 전류만을 측정하기 위해 PIN 광 다이오드를 완전히 덮는 광차단막을 가지거나 소스 전극과 드레인 전극 사이의 반도체층이 단선된 박막 트랜지스터를 가지는 더미 화소가 배치되어 있다.
- <14> 더욱 상세하게, 본 발명에 따른 X-ray 검출기용 박막 트랜지스터 어레이 기판은 절연 기판 상부에 형성되어 있으며 게이트선 및 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선, 게이트 배선을 덮는 게이트 절연막, 게이트선과 교차하는 데이터선과 데이터선에 연결되어 있으며 반도체층 상부까지 연장되어 있는 소스 전극과 반도체층 상부에 위치하며 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선, 드레인 전극과 연결되어 있는 하부 전극과 하부 전극 상부에 위치하는 광 도전체층과 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드, 상부 전극과 연결되어 있는 바이어스 배선, 광 다이오드를 덮는 광차단막을 가지는 더미 화소를 포함한다.
- <15> 또한, 본 발명에 따른 다른 X-ray 검출기용 박막 트랜지스터 어레이 기판은 절연 기판 상부에 형성되어 있으며 게이트선 및 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선, 게이트 배선을 덮는 게이트 절연막, 게이트선과 교차하는 데이터선과 데이터선에 연결되어 있으며 반도체층 상부까지 연장되어 있는 소스 전극과 반도체층 상부에 위치하며 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선, 드레인 전극과 연결되어 있는 하부 전극과 하부 전극 상부에 위치하는 광 도전체층과 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드, 상부 전극과 연결되어 있으며 광 다이오드를 덮는 광차단부를 가지는 바이어스 배선을 가지는 더미 화소를 포함한다.

- <16> 또한, 본 발명에 따른 다른 X-ray 검출기용 박막 트랜지스터 어레이 기판은 절연 기판 상부에 형성되어 있으며 게이트선 및 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선, 게이트 배선을 덮는 게이트 절연막, 게이트선과 교차하는 데이터선과 데이터선에 연결되어 있으며 반도체층 상부까지 연장되어 있는 소스 전극과 반도체층 상부에 위치하며 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선, 드레인 전극과 연결되어 있는 하부 전극과 하부 전극 상부에 위치하는 광 도전체층과 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드, 상부 전극과 연결되어 있는 바이어스 배선을 가지는 더미 화소를 포함한다. 이때, 더미 화소의 반도체층은 소스 전극과 드레인 전극 사이에서 단선되어 있다.
- <17> 광 도전체층은 N형의 불순물을 포함하는 N형의 비정질 규소층, 불순물을 포함하지 않는 비정질 규소층 및 P형의 불순물을 포함하는 P형의 비정질 규소층을 포함하는 것이 바람직하다.
- <18> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <19> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <20> 이제 본 발명의 실시예에 따른 PIN 다이오드를 가지는 X-ray 검출기용 박막 트랜지스터 어레이 기판에 대하여 도면을 참고로 하여 상세하게 설명한다.

- <21> 도 1은 본 발명의 실시예에 따른 PIN 다이오드를 가지는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 화소 구조를 개략적으로 도시한 배치도이고, 도 2는 도 1에서 II-II' 선을 따라 절단한 단면도이다.
- <22> 도 1 및 도 2에서 보는 바와 같이, 절연 기판(110) 위에 저저항을 가지는 알루미늄 계열의 금속 물질로 이루어진 게이트 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있는 이중의 게이트선(121, 131) 및 게이트선(121)에 연결되어 있는 박막 트랜지스터의 게이트 전극(123)을 포함하며, 게이트선(121)의 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가 받아 게이트선으로 전달하는 게이트 패드를 포함할 수 있다. 또한, 게이트 배선은 이중의 게이트선(121, 131)을 연결하는 게이트선 연결부(133)를 포함하며, 이 경우에는 게이트선(121, 131)이 단선되는 것을 방지할 수 있다. 물론, 게이트선(121, 131)은 단일 배선의 구조를 취할 수도 있다.
- <23> 기판(110) 위에는 절화 규소(SiN_x) 따위로 이루어진 게이트 절연막(140)이 게이트 배선(121, 131, 123, 133)을 덮고 있다.
- <24> 게이트 전극(131)의 게이트 절연막(140) 상부에는 비정질 규소 등의 반도체로 이루어진 반도체층(150)이 형성되어 있으며, 반도체층(150)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항 접촉층(163, 165)이 각각 형성되어 있다. 이때, 반도체층(150)은 이후에 형성되는 데이터선(171)과 게이트 배선(121, 131)이 교차하는 부분까지 연장하여 형성하는 것이 바람직하다.
- <25> 저항 접촉층(163, 165) 및 게이트 절연막(140) 위에는 몰리브덴(Mo) 또는 몰리브덴-텅스텐(MoW) 합금, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti) 등의 금속으로 이루어진 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 게이트선(121)과 교차하여 화소를 정의하

는 데이터선(171), 데이터선(171)에 연결되어 있으며 저항 접촉층(163)의 상부까지 연장되어 있는 소스 전극(173) 및 소스 전극(173)과 분리되어 있으며 게이트 전극(123)에 대하여 소스 전극(173)의 반대쪽 저항 접촉층(165) 상부에 형성되어 있는 드레인 전극(175)을 포함하며, 데이터선(171)의 한쪽 끝에 연결되어 있으며 외부로부터의 화상 신호를 인가받는 데이터 패드를 포함할 수 있다. 또한, 데이터 배선은 게이트 절연막(140) 상부의 화소에는 형성되어 있으며, 드레인 전극(175)과 연결되어 있는 PIN 광 다이오드의 하부 전극(178)을 포함한다.

- <26> 여기서, 데이터 배선(171, 173, 175, 178)을 이중층 이상으로 형성하는 경우에는 한 층은 저항이 작은 알루미늄 계열의 도전 물질로 형성하고 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 만드는 것이 바람직하다. 그 예로는 Cr/Al(또는 Al 합금) 또는 Al/Mo 등을 들 수 있다.
- <27> PIN 광 다이오드의 하부 전극(178) 상부의 화소에는 N형의 불순물을 포함하는 비정질 규소층(810)과 불순물을 포함하지 않은 비정질 규소층(820)과 P형의 불순물을 포함하는 비정질 규소층(830)으로 이루어진 광 도전체층(800)이 형성되어 있다. 이러한 광 도전체층(800)은 외부에서 조사되는 X-ray에 의해 전자나 전공을 생성하는 기능을 가진다.
- <28> 광 도전체층(800)의 상부에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등과 같이 투명한 도전 물질로 이루어진 PIN 광 다이오드의 상부 전극(195)이 형성되어 있다.
- <29> 여기서, 하부 전극(178), 광 도전체층(800) 및 상부 전극(195)은 PIN 광 다이오드를 이룬다.
- <30> 데이터 배선(171, 173, 175, 178), 이들이 가리지 않는 반도체층(150) 및 상부 전극(195)의 상부에는 4.0이하의 낮은 유전율을 가지는 절연 물질로 이루어진 화학 기상 증착막 또

는 유기 절연 물질로 이루어진 유기막을 포함하는 보호막(180)이 형성되어 있다. 이때, 보호막(180)이 화학 기상 증착막인 경우에 $\text{SiO}_2\text{:C}$ 또는 $\text{SiO}_2\text{:F}$ 를 포함하며, $1\mu\text{m}$ 이상의 두께를 가진다. 통상적으로 질화 규소 또는 산화 규소는 기판에 전달되는 응력으로 인하여 5000\AA 이상의 두께를 가지기 어려워 PIN 광 다이오드의 단차를 흡수하기가 어려워 이후에 형성되는 다른 박막의 구조가 취약해진다. 또한 질화 규소나 산화 규소는 높은 유전율을 가지고 있어 누설 전류가 발생하는 원인으로 작용한다. 이러한 여러 가지 문제점을 개선하기 위해 유기 절연 물질을 이용하여 층간 절연막으로 사용할 수 있으나 유기 절연 물질은 접착력이 약하여 이후에 형성되는 다른 박막이 떨어지는 문제점을 가지고 있다. 하지만, $\text{SiO}_2\text{:C}$ 또는 $\text{SiO}_2\text{:F}$ 로 이루어진 화학 기상 증착막을 사용하는 경우에는 유기 물질을 사용하지 않더라도 낮은 유전율을 가지는 동시에 $1\mu\text{m}$ 이상의 두께를 가질 수 있어 이후에 형성되는 다른 박막의 프로파일(profile)을 개선할 수 있다. 또한 이러한 화학 기상 증착막은 우수한 접착성을 가지고 있어 이후에 형성되는 다른 박막이 유실되는 것을 방지할 수 있다.

<31> 보호막(180)에는 데이터선(171) 및 상부 전극(195)을 각각 드러내는 접촉 구멍(181, 182)이 형성되어 있다.

<32> 보호막(180)의 상부에는 접촉 구멍(182)을 통하여 상부 전극(195)과 연결되어 있으며 세로 방향으로 형성되어 있는 바이어스 배선(190)이 형성되어 있으며, 접촉 구멍(181)을 통하여 데이터선(171)과 연결되어 있으며 데이터선(171)과 중첩되어 있는 보조 데이터선(192)이 형성되어 있다. 여기서, 바이어스 배선(190)은 광 도전체층(800)에 생성되어 있는 전자나 전공을 제어할 수 있는 바이어스 전압을 상부 전극(195)에 전달하는 기능을 가지며, 보조 데이터선(192)은 데이터선(171)이 단선되는 것을 방지하는 기능을 가지는 동시에 박막 트랜지스터의 반도체층(150)으로 입사하는 빛을 차단하기 위한 광차단막으로 사용되는 돌출부(191)를 가진다.

- <33> 앞에서는 도 1 및 도 2를 참조하여 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 X-ray를 전기적인 신호로 변환하여 이미지를 얻을 수 있는 화소의 구조에 대하여 설명하였다. 하지만, 이러한 전기적인 신호는 기준 신호를 기준으로 하여 각각의 화소로부터 전달된 신호를 처리해야 하므로 X-ray가 조사되지 않은 조건에서 화소로부터 전달되는 신호가 얼마인지 알아야 한다. 따라서, 본 발명에 따른 X-ray 검출기용 박막 트랜지스터 어레이 기판은 누설 전류만에 의한 전기적인 신호를 검출할 수 있는 더미 화소를 가진다. 이에 대하여 도면을 참조하여 구체적으로 설명하기로 한다. 여기서, 더미 화소는 X-ray에 의해 생성되는 이미지에 기여하지 않는 화소이다.
- <34> 도 3은 본 발명의 제1 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 더미 화소의 구조를 도시한 배치도이고, 도 4는 도 3에서 IV-IV' 선을 따라 절단한 단면도이고, 도 5는 본 발명의 제2 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 더미 화소의 구조를 도시한 배치도이고, 도 6은 도 5에서 VI-VI' 선을 따라 절단한 단면도이고, 도 7은 본 발명의 제3 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 더미 화소 구조를 도시한 배치도이고, 도 8은 도 7에서 VIII-VIII' 선을 따라 절단한 단면도이다.
- <35> 도 3 및 도 4는 X-ray 검출기용 박막 트랜지스터 어레이 기판에서 본 발명의 제1 실시예에 따른 더미 화소의 구조를 나타낸 도면으로서, 대부분의 구조는 도 1 및 도 2에서 보는 바와 같이 X-ray가 조사되는 화소의 구조와 동일하다.
- <36> 하지만, 보호막(180)의 상부에는 하부 전극(178), 광 도전체층(800) 및 상부 전극(195)은 PIN 광 다이오드에 입사하는 X-ray를 차단하기 위한 PIN 광 다이오드 상부에 광차단막(196)이 형성되어 있다.

- <37> 이때, 광차단막(196)과 바이어스 배선(190) 사이에는 절연막이 추가될 수 있으며, 광차단막(196)은 PIN 광 다이오드 상부에만 위치하면 된다.
- <38> 한편, 본 발명의 제2 실시예에 따른 더미 화소에는 광차단막(196)이 바이어스 배선(190)과 동일층으로 형성되어 PIN 광 다이오드에 입사하는 X-ray를 차단하기 위해 PIN 광 다이오드를 덮고 있다.
- <39> 한편, 본 발명의 제3 실시예에 따른 더미 화소에는 소스 전극(173)과 드레인 전극(175) 사이에서 반도체층(150)이 단선되어 있다.
- <40> 이러한 본 발명의 제1 내지 제3 실시예에 따른 더미 화소에서는 광차단막(196) 또는 단선된 반도체층을 가지는 박막 트랜지스터가 가지므로 조사되는 X-ray에 의해 전자나 전공을 생성되는 것을 방지할 수 있어, 누설 전류에 의한 전기적인 신호만이 데이터선(171)을 통하여 외부로 전달되며, 이를 기준 신호를 결정할 수 있다.

【발명의 효과】

- <41> 따라서, 본 발명에 따른 박막 트랜지스터 어레이 기판은 광차단막 또는 단선된 반도체층을 가지는 박막 트랜지스터가 가지므로 더미 화소를 가지고 있어 조사되는 X-ray에 의해 전자나 전공을 생성되는 것을 방지할 수 있다. 따라서, 누설 전류에 의한 전기적인 신호를 검출함으로써 기준 신호를 결정할 수 있다.

【특허청구범위】**【청구항 1】**

절연 기판 위에 형성되어 있으며, 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 게이트 배선을 덮는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 게이트 절연막 상부에 형성되어 있으며, 상기 게이트선과 교차하는 데이터선, 상기 데이터선과 연결되어 있으며 상기 반도체층 상부까지 연장되어 있는 소스 전극 및 상기 반도체층 상부에 위치하며 상기 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선,

상기 드레인 전극과 연결되어 있는 하부 전극, 상기 하부 전극 상부에 형성되어 있는 광 도전체층, 상기 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드,

상기 상부 전극과 연결되어 있는 바이어스 배선,

상기 광 다이오드를 덮는 광차단막

을 가지는 더미 화소를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판.

【청구항 2】

절연 기판 위에 형성되어 있으며, 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 게이트 배선을 덮는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 게이트 절연막 상부에 형성되어 있으며, 상기 게이트선과 교차하는 데이터선, 상기 데이터선과 연결되어 있으며 상기 반도체층 상부까지 연장되어 있는 소스 전극 및 상기 반도체층 상부에 위치하며 상기 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선,

상기 드레인 전극과 연결되어 있는 하부 전극, 상기 하부 전극 상부에 형성되어 있는 광 도전체층, 상기 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드,

상기 상부 전극과 연결되어 있으며, 상기 광 다이오드를 덮는 광차단부를 가지는 바이어스 배선

을 가지는 더미 화소를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판.

【청구항 3】

절연 기판 위에 형성되어 있으며, 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 게이트 배선을 덮는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 게이트 절연막 상부에 형성되어 있으며, 상기 게이트선과 교차하는 데이터선, 상기 데이터선과 연결되어 있으며 상기 반도체층 상부까지 연장되어 있는 소스 전극 및 상기 반도체층 상부에 위치하며 상기 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선,

상기 드레인 전극과 연결되어 있는 하부 전극, 상기 하부 전극 상부에 형성되어 있는 광 도전체층, 상기 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드,

상기 상부 전극과 연결되어 있는 바이어스 배선,

을 가지는 더미 화소에 있어서,

상기 반도체층은 상기 소스 전극과 상기 드레인 전극 사이에서 단선되어 있는 더미 화소를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판.

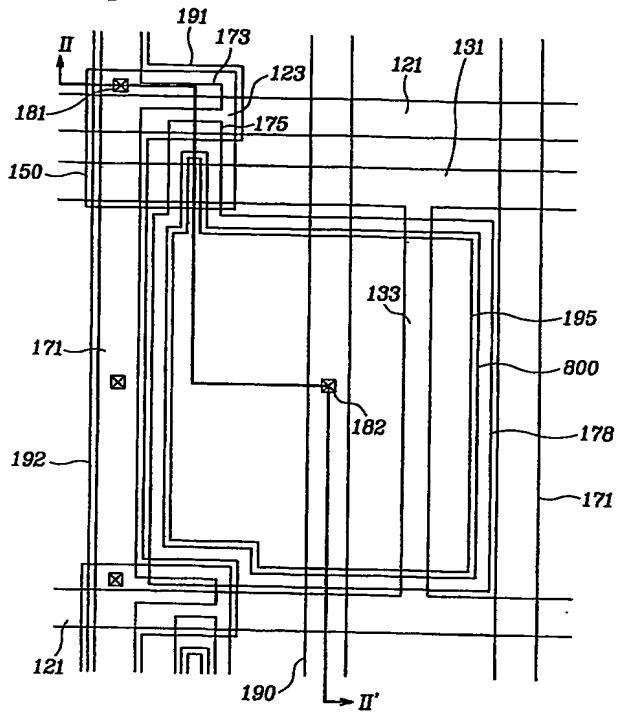
【청구항 4】

제1항 내지 제3항 중 한 항에서,

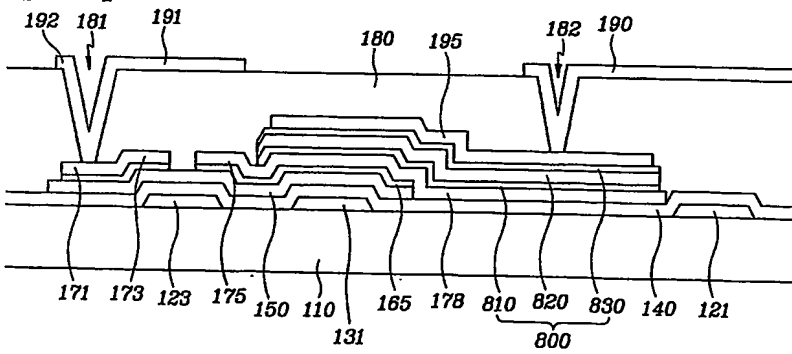
상기 광 도전체층은 N형의 불순물을 포함하는 N형의 비정질 규소층, 불순물을 포함하지 않는 비정질 규소층 및 P형의 불순물을 포함하는 P형의 비정질 규소층을 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판.

【도면】

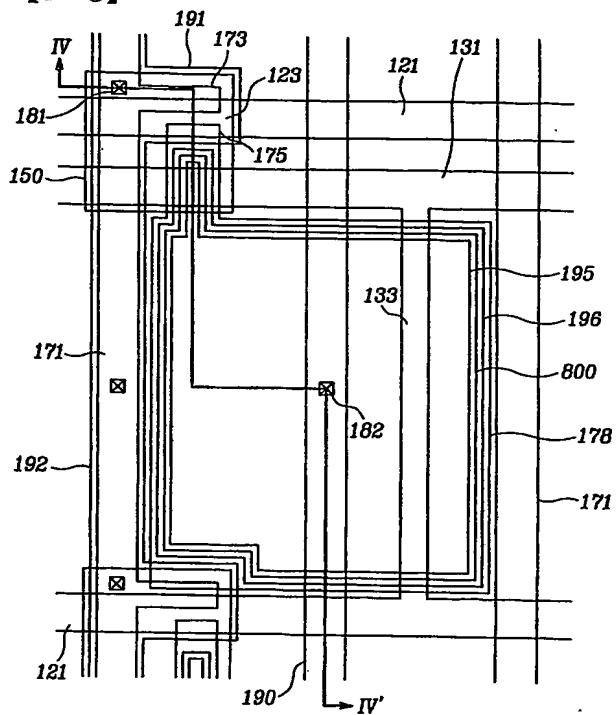
【도 1】



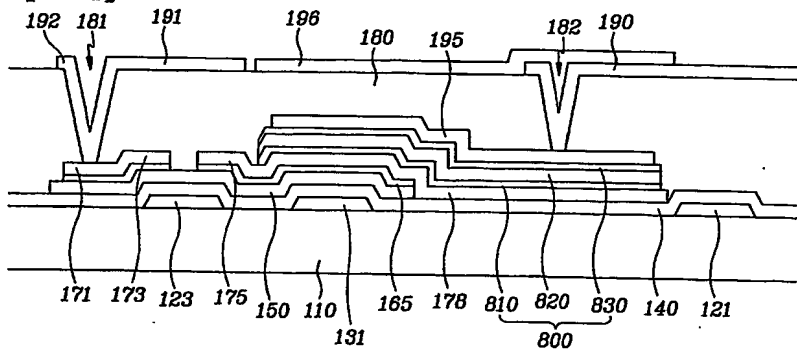
【도 2】



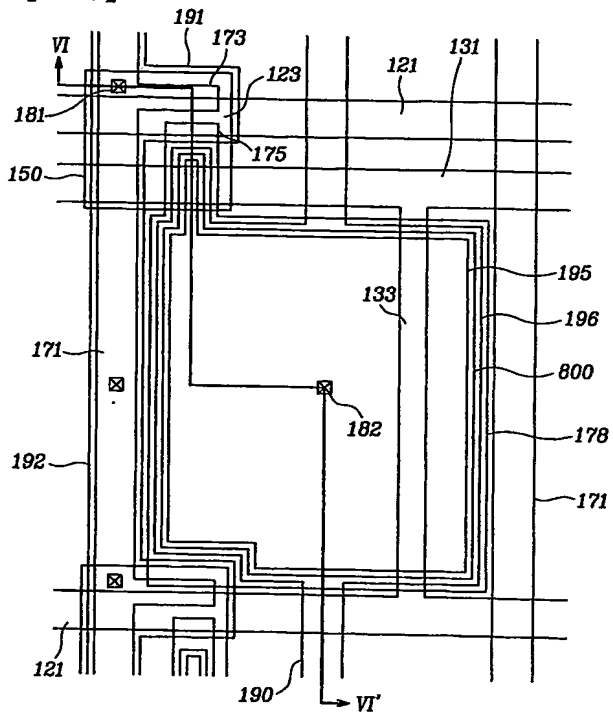
【도 3】



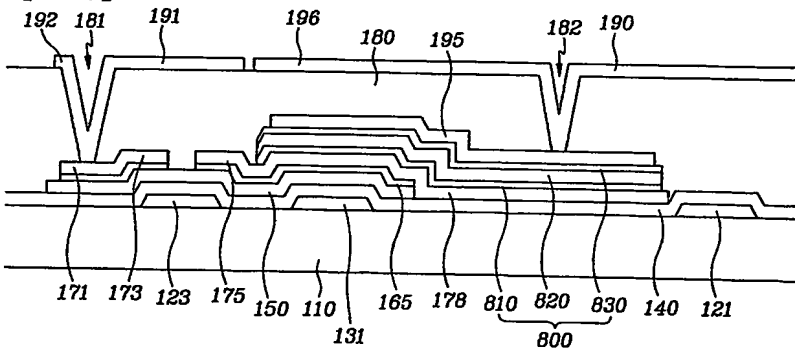
【도 4】



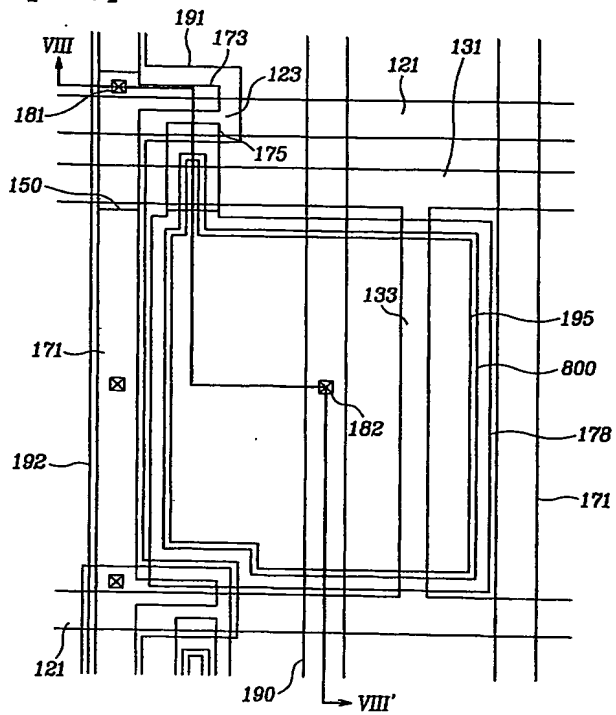
【도 5】



【도 6】



【도 7】



【도 8】

